8Ш

УДК 004.272

В.И. Шмойлов, В.О. Бронзов
Южный научный центр РАН, г. Таганрог, Россия
НИИ многопроцессорных вычислительных систем ЮФУ, г. Таганрог, Россия
mvs@tsure.ru

Пульсирующие информационные решётки с матричной коммутацией

Рассматриваются пульсирующие информационные решётки с матричной коммутацией (пульсиры). Пульсиры представляют собой однородную вычислительную среду, ориентированную не на микросхему, а на пластину – кремниевую подложку диаметром до 400 мм. Пульсиры – совокупность однобитовых процессоров, которые соединены между собой «по близкодействию». Пульсиры с матричной коммутацией – пульсиры второго поколения, имеют развитую систему связей, которая обеспечивает коммутацию информационных потоков между ячейками, расположенными как на обеих поверхностях пластины, так и на разных пластинах.

Введение

В современных системах технического зрения и искусственного интеллекта применяются быстродействующие устройства для параллельного ввода – вывода изображений. Для работы в реальном времени скорость передачи изображений должна быть на уровне 10 – 50 Гбит/с. В последние годы интенсивно развиваются интегральные схемы для параллельного ввода – вывода изображений. В работе [1] был описан возтрон – оптоэлектронная система для параллельной передачи изображений, которая включает в себя массивы светодиодов, оптоэлектронных волокон и фотоприёмников. В данной публикации рассматриваются пульсирующие информационные решётки второго поколения, где органически используются матричные оптоэлектронные устройства.

Общепризнано, что максимальное быстродействие обеспечивают вычислительные системы с аппаратной реализацией алгоритма. Аппаратный принцип, положенный в основу вычислительного процесса в однородных вычислительных средах (ОВС), требует чрезвычайно большого числа однобитовых процессоров. Если среды первых двух поколений были ориентированы на уровень микросхем [2-7], то пульсиры проектируются для реализации на кремниевых полупроводниковых пластинах диаметром до 400 мм [8-12]. Переход от микросхемы на пластину обусловлен всей логикой развития микроэлектроники. Однородные среды готовы перейти на пластину, и эта готовность – основное преимущество ОВС перед другими направлениями в вычислительной технике – микропроцессорными и транспьютерными системами, систоликой, программируемыми логическими интегральными схемами (ПЛИС), программируемыми решётчатыми полями (FPGA) и т.д. [10], [11].

Матричные пульсиры

На рис. 1 показана матрица пульсира, ячейки которой соединены между собой локальными и глобальными информационными шинами. Как видно из рис. 1 каждая ячейка соединена с восемью соседними ячейками. Кроме того, ячейка для непосредственной связи с соседними имеет восемь дополнительных входов и выходов. Эти входы – выходы имеют фиксированную коммутацию и показаны на рисунке тонкими линиями. Некоммутируемые связи используются в пульсире при реализации алгоритмов клеточных автоматов.

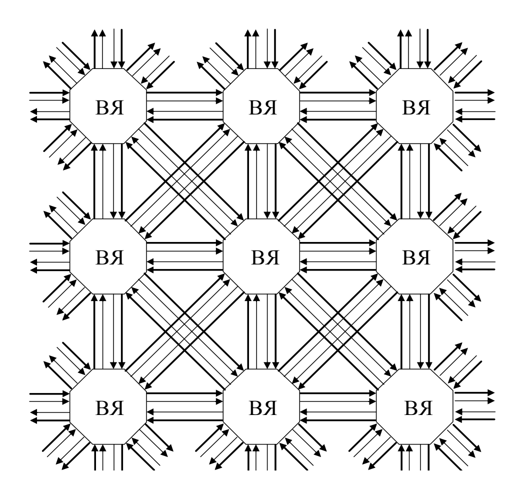


Рисунок 1 – Матрица пульсира

Из рис. 2 можно видеть, что имеются горизонтальные, вертикальные и диагональные шины. Эти шины назовём шинами быстрого доступа, так как посредством их осуществляется обмен информацией между удалёнными друг от друга ячейками. Помимо этого, в трёхмерном матричном пульсире между ячейками имеются связи между локальными шинами и оптическими каналами. Связи ячеек, расположенных на верхней и нижней поверхностях пластины, реализуются посредством локальных шин. Оптические каналы обеспечивают передачу информации между ячейками соседних пластин пульсира. Каждый из оптических каналов состоит из пары преобразователей – электронно-оптического и оптоэлектронного.

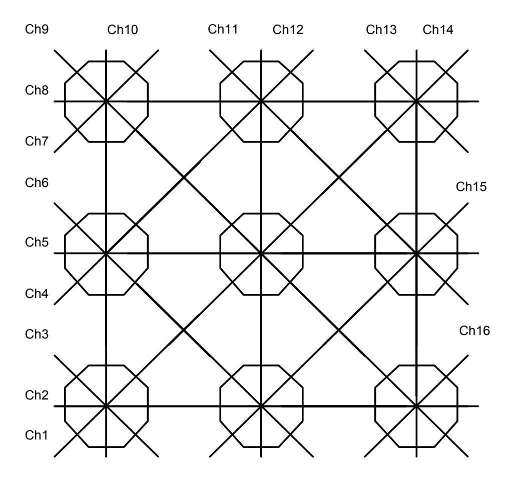


Рисунок 2 – Шины пульсира

Матричные пульсиры представляют собой трёхмерную структуру, состоящую из набора пластин, соединённых между собой определённым образом. Структура матричного пульсира подобна трёхмерной решётке, в узлах которой расположены процессорные элементы. Конструкция обеспечивает возможность наращивать пульсиры в трёх измерениях.

Дадим названия ячейкам трёхмерного пульсира. Назовём «сопряжёнными» ячейки, расположенные на различных поверхностях пластины и находящиеся одна над другой. Под «смежными» ячейками будем понимать ячейки, которые находятся на соседних пластинах и также размещены друг над другом. Смысл «соседних» и «связанных» ячеек легко устанавливается из рис. 3.

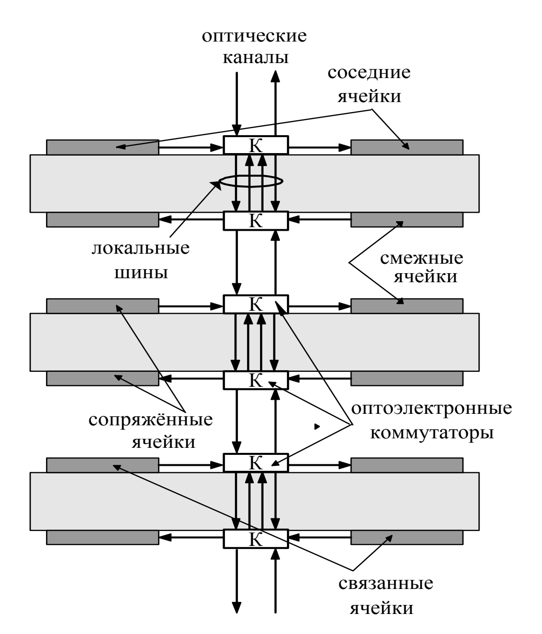


Рисунок 3 – Матричные коммутаторы

Каждый из восьми оптоэлектронных коммутаторов ячейки обеспечивает передачу данных на соседнюю ячейку, на оптический преобразователь и локальные шины. Аналогично введём понятия «сопряжённых» и «смежных» коммутаторов. «Сопряжённые» коммутаторы соединёны между собой локальными шинами. «Смежные» коммутаторы – коммутаторы ячеек соседних пластин, которые посредством преобразователей связаны между собой оптическими каналами.

Оптоэлектронные коммутаторы

В пульсирах с матричной коммутацией каждая ячейка содержит восемь оптоэлектронных коммутаторов. Каждый оптоэлектронный коммутатор ячейки осуществляет передачу данных в направлении соседней ячейки, на вход оптического преобразователя и на локальные шины (рис. 4).

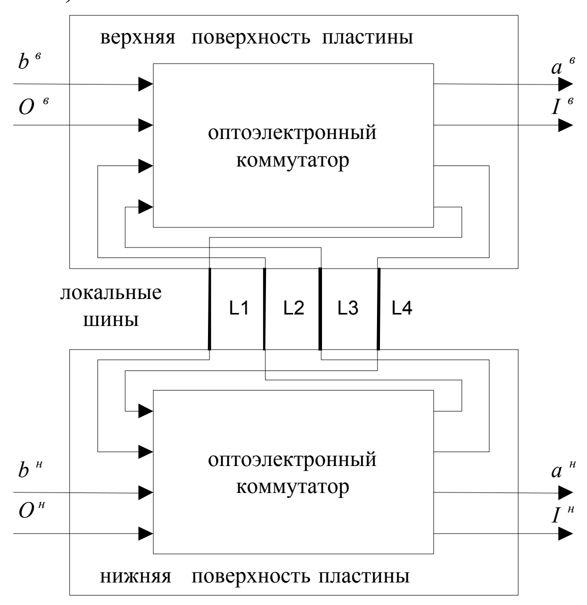


Рисунок 4 – Оптоэлектронные коммутаторы

Использование «сопряжённых» коммутаторов позволяет осуществить передачу данных между «связанными» ячейками и транзит данных через пластину, которые поступают световыми потоками сверху и снизу, при этом выходы «связанных» ячеек и выходы преобразователей оптических каналов являются входами соответствующего «сопряжённого» коммутатора. Коммутация входов «сопряжённых» коммутаторов задаётся непосредственно кодом управления соответствующей «связанной» ячейки. Другие два входа «сопряжённых» оптоэлектронных коммутаторов, расположенных на верхней и нижней поверхностях пластины, являются каналами приёма данных локальных шин.

Оптоэлектронный коммутатор состоит из четырёх каналов, каждый из которых имеет свой адресуемый выход. Так, выход канала $a^в$ поступает на вход соседней ячейки, выход канала $I^в$ – на вход оптического преобразователя. Выход ещё двух каналов коммутатора связан, соответственно, с локальными шинами *L1* и *L4*. Входами первых двух каналов коммутатора являются выходы ячейки $b^в$ и оптического канала $O^в$, а также локальные шины *L2*, *L3*. Аналогично устроен коммутатор ячейки, расположенной на нижней поверхности пластины (рис. 5).

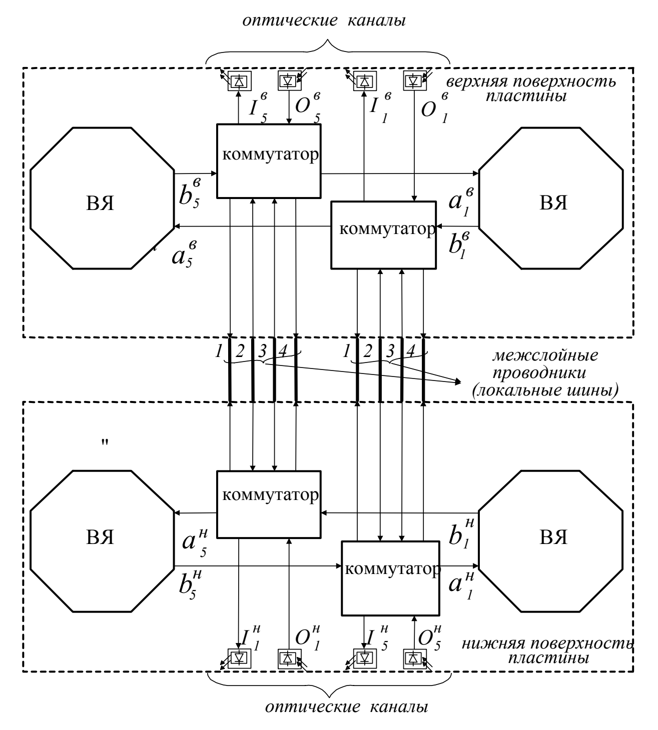


Рисунок 5 – Связи ячеек и коммутаторов

Когда локальные шины не задействованы, «сопряжённые» коммутаторы обеспечивают коммутацию данных с выхода ячейки и оптического преобразователя и их передачу на вход соседней ячейки и вход оптического преобразователя. Каждый из «сопряжённых» коммутаторов состоит из двух пар двувходовых и четырёхвходовых коммутаторов. Двувходовые коммутаторы обеспечивают связь с локальными шинами и коммутацию данных с выходов ячейки и оптического преобразователя. Четырёхвходовые коммутаторы связаны с входами соседней ячейки и оптического канала и осуществляют коммутацию данных с выходов ячейки, оптического канала и локальных шин.

Поскольку вычислительная ячейка соседствует с восьмью соседними и содержит восемь оптоэлектронных коммутаторов, то поле управления ими состоит из восьми

подполей управления каждого из коммутаторов (рис. 6). Подполе включает в себя четыре команды управления *(P1-P4)*. Команды *P1,P2* управляют связью ячейки, соответственно, с входами оптического канала и соседней ячейки. Напомним, что локальные шины соединены с «сопряжёнными» коммутаторами, связь с которыми определяется сигналами управления *P3, P4*.

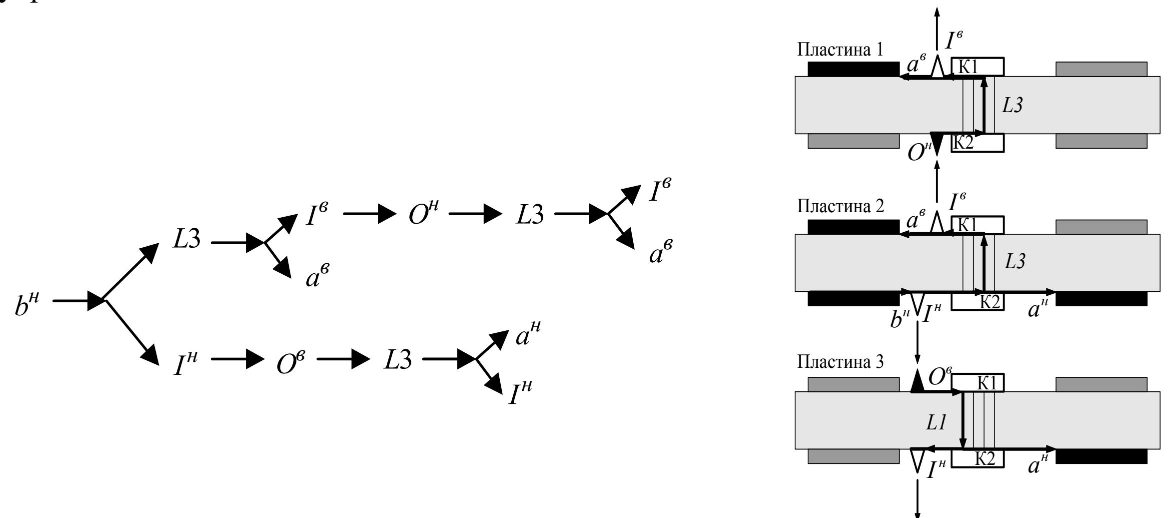


Рисунок 6 – Схемы трасс транзита и ветвления данных

В трёхмерном пульсире организуются информационные трассы произвольного направления и разной сложности. На рис. 6 показаны трассы, содержащие транзит и ветвление данных. Так, данные с ячейки нижней поверхности пластины 2 ветвятся в трех направлениях: на соседнюю ячейку, вверх – в ячейку верхней поверхности и вниз – на ячейку соседней пластины.

Структурная схема ячейки пульсира

Ячейка представляет собой однобитовый тактируемый модуль, выполняющий вычислительные функции, функции коммутации информационных потоков, памяти, диагностики и перепрограммирования. Ячейка имеет восемь информационных входов (*a1,… a8*) и выходов (*b1, ... b8),* входы оптических преобразователей *Int1 – Int8*, выходы оптических преобразователей *Out1 – Out8*, входы с локальных шин *1L2 – 8L2, 1L3 – 8L3*, выходы на локальные шины *1L1 – 8L1, 1L4 – 8L4*, фиксированные входы и выходы (*c1,...,c8* и *d1,...,d8*), входы записи в регистры инструкции *(WRI)*, данных *(SWRD)* и памяти (*WRRAM)*, две входные *(InPRG1, InPRG2)* и две выходные *(OutPRG1, OutPRG2)* шины настройки, двунаправленные шины ввода-вывода данных *(Ch1,…,Ch4*), входы тактовых импульсов *(CLC)* и сброса *(RESET)*.

Рассмотрим систему каналов ячейки. Канал настройки предназначен для программирования ячейки, обеспечивающего работу всех её функциональных узлов. Канал программирования служит для настройки ячейки в процессе её работы, то есть во время выполнения ячейкой ранее установленной программы. Канал адреса содержит непосредственно адрес ячейки и обеспечивает в дальнейшем идентификацию информационных посылок, поступающих по служебному каналу.

Канал АЛУ реализует вычислительные функции над операндами, представленными в последовательном коде, и включает в себя однобитовый двухоперандный процессор. В зависимости от кода операции (КОП) вычислительная ячейка выполняет арифметико-логические операции в соответствии с табл. 1.

Таблица 1

№ п.п	Разряды КОП	Название операции
1	0 0 1	Суммирование с запоминанием переноса
2	0 1 0	*ЛОГИЧЕСКОЕ УМНОЖЕНИЕ*
3	1 0 0	Логическое умножение с инверсией
4	1 0 1	Суммирование «по модулю 2»
5	1 1 0	Запоминание «1»
6	1 1 1	*ГЕНЕРИРОВАНИЕ КОНСТАНТЫ*
7	0 1 1	Расширенный транзит
8	0 0 0	Нет операции

Канал памяти обеспечивает хранение данных, в том числе и констант, длиной, не превышающей 16 Кбит, которые могут быть предварительно записаны в ячейку или введены в неё во время работы.

Канал транзитов осуществляет передачу данных без изменений с любого из входов ячейки на её выходы и может обеспечить, в зависимости от режима работы ячейки, формирование от трёх до семи каналов транзита. Канал шин выполняет приём и передачу данных на «удалённые» ячейки. Канал коммутаторов даёт возможность по каждому из восьми направлений иметь связь с соседней ячейкой, с оптическими преобразователями и локальными шинами ввода/вывода данных.

Канал клеточного автомата реализует клеточные алгоритмы путём преобразования значений состояния соседних клеток, поступающих в ячейку.

Служебный канал содержит в себе регистр данных, в котором отражаются значения состояния ячейки и коды перепрограммирования.

На рис. 7 показана функциональная схема ячейки.

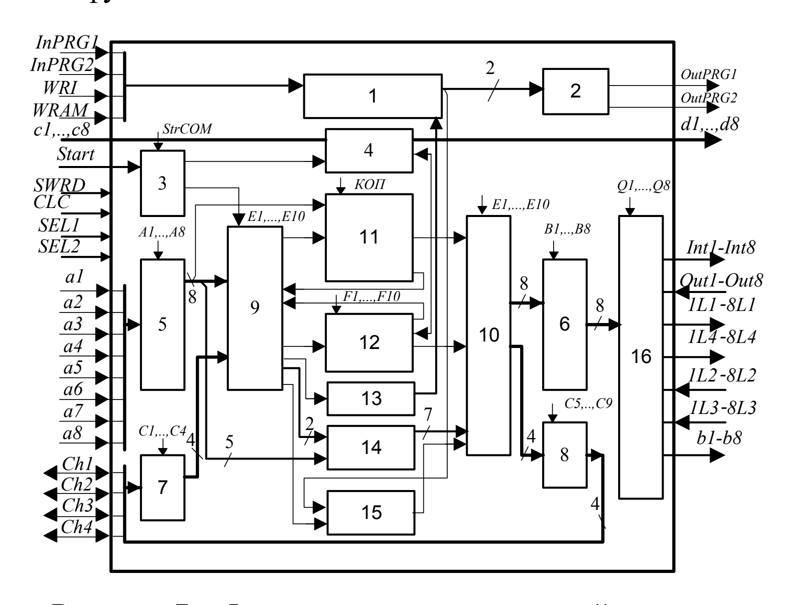


Рисунок 7 – Функциональная схема ячейки

1 – регистр инструкции; 2 – регистр адреса; 3 – регистр управления; 4 – регистр сравнения; 5 – блок ввода данных с входов *a1,… a8*; 6 – блок вывода данных на выходы *в1,...,в8*; 7 – блок ввода данных с шин *Ch1,…,Ch4*; 8 – блок вывода данных на шины *Ch1,…,Ch4*; 9 – входные коммутаторы; 10 – выходные коммутаторы; 11 – арифметико-логическое устройство; 12 – блок памяти; 13 – блок перепрограммирования; 14 – блок транзитов; 15 – служебный регистр; 16 – блок оптоэлектронных коммутаторов

Блок регистра инструкции представляет собой два параллельных регистра данных длиной в 154 бит каждый. Код программы последовательно заносится в первый из регистров, после чего осуществляется перезапись данных из первого регистра во второй. В дальнейшем второй регистр блокируется для последующей записи и в соответствии с занесенной информацией осуществляет настройку всех узлов ячейки на выполнение заданной программы.

Блок адреса представляет собой регистр и дешифратор адреса. В регистр адреса с выхода регистра инструкции заносится значение адреса, присвоенное данной ячейке. Блок управления обеспечивает организацию программирования и настройки ячейки, управляет работой клеточного автомата, обслуживает процесс идентификации номера ячейки и синхронизирует работу служебного канала. В регистре сравнения осуществляется сравнение значения состояния соседних клеток с заданным, которое предварительно записано в блоке памяти ячейки.

Блок ввода данных состоит из восьми входных коммутаторов, то есть имеющих восемь входов и один выход. Выходы блока ввода данных формируют в ячейке восемь независимых информационных каналов. Блок ввода и вывода данных с шин *Ch1,…,Ch4* имеет четыре коммутатора входа типа 4x1 и четыре коммутатора выхода типа 1x4 и связывает ячейку с двунаправленными шинами быстрого доступа *Ch1,…,Ch4*.

Арифметико-логическое устройство (АЛУ) включает однобитовое двухоперандное устройство, в котором реализуются операции над данными, поступающими в последовательном коде. Система команд приведена в табл. 1. Блок памяти реализован на секционированном регистре длиной в 16 Кбит. Логически он может быть разделён на блоки памяти для хранения констант и оперативных данных. Константы предварительно заносятся в блок памяти в режиме программирования. Внешние данные могут поступать с других ячеек в режиме работы. Блок программирования обеспечен регистром данных для хранения микропограммы длиной в 8 Кбит.

Служебный канал содержит регистры данных и адреса, которые служат для осуществления тестирования ячейки в режиме «работа». Блок оптоэлектронных коммутаторов включает восемь коммутаторов, каждый из которых имеет связь с входом соседней ячейки, с входом и выходом оптических преобразователей, с двумя входами и выходами локальных шин.

Работа с ячейкой предполагает режимы: «программирования и настройки», «настройки памяти», «работа клеточного автомата», «работа» и «перепрограммирование». Режимы функционирования ячейки задаются комбинациями управляющих сигналов «SEL1», «SEL2» и «WRAM».

Вычислительная ячейка осуществляет обработку информационных потоков, идущих с восьми направлений. Поэтому внутри неё можно выделить восемь информационных трасс, которые, вообще говоря, имеют разное функциональное назначение. Из этого числа информационных трасс ячейки по две предназначены для каналов арифметико-логической обработки данных и памяти, одна трасса – для служебного канала, три оставшиеся трассы отведены для канала транзитов. Благодаря аппаратным решениям ячейка может либо сочетать в себе функции обработки, коммутации и памяти, либо осуществлять передачу информационных потоков данных.

При проектировании пульсира на надёжность настройки программного регистра ячейки обращалось особое внимание. Многовариантность программирования регистра инструкции ячеек пульсира позволяет повысить надёжность пульсира в целом. Поле пульсира предполагает следующие настройки:
– по горизонтальным входам;
– по вертикальным входам;
– по горизонтальным входам с использованием цепей обхода ячеек;
– по вертикальным входам с использованием цепей обхода ячеек;
– через информационные входы.

Для целей диагностики и перестройки участка поля пульсира в ячейке был определён служебный канал, то есть в ячейках, функционирующих в режиме «работа», бронировалась трасса, по которой можно было бы выводить из ячейки информацию о её состоянии и вводить данные для перепрограммирования её регистра инструкции. Такого канала ячейки однородных вычислительных сред первых поколений не имели.

Составными частями канала регистров являются регистры инструкции, адреса и последовательный регистр памяти, которые в режиме настройки ячейки пульсира программируются. В дальнейшем регистр инструкции настраивает ячейку на выполнение вычислительных и коммутационных функций. Часть регистра памяти используется для хранения константы, значение которой также заранее программируется. Данные, занесенные в память, в дальнейшем могут использоваться АЛУ ячейки для обработки информации и быть переданы в АЛУ других ячеек. Оставшаяся часть памяти по умолчанию используется в ячейке для записи, хранения и чтения данных в качестве оперативной памяти.

Регистр инструкции состоит из регистра кода операций *(РКОП),* регистра управления коммутаторами *(РУК)*, регистров управления памятью *(РУП)*, вводом – выводом данных канала памяти (*РВВП*), вводом – выводом данных канала АЛУ (*РВВ АЛУ*), шинными каналами *(РШ*) и регистров управления входами (*РУвх*) и выходами (*РУвых*) ячейки Для каждого из вышеуказанных регистров выделена своя группа разрядов регистра инструкции.

Конструкция пульсиров

Пульсирующие информационные решётки реализуются на кремниевых пластинах. Связь между пластинами обеспечивается с помощью оптоэлектронных приборов, миниатюрных свето- и фотодиодов. Для крепления пластин и подачи питания используется специальная зона. В отверстия зоны запрессованы втулки, в которые вставляются штыри. На этих штырях собирается конструкция пульсира. Также по этим штырям подаётся напряжение питания, сигналы тактирования, сброса и другие управляющие сигналы. Поэтому штыри имеют достаточно сложную конструкцию. Пульсир предполагает размещение ячеек на обеих поверхностях пластины. Электрическое соединение поверхностей пластины осуществляется через токоведущие дорожки локальных шин, проходящих сквозь пластину.

Конструкция пластины должна обеспечивать возможность наращивания пульсира по трём координатам. На краях пластины сделаны вырезы. Предложенная конструкция пластины позволяет строить двумерные и трёхмерные пульсиры. Легко реализуются замкнутые конфигурации поля, что весьма эффективно при обработке итерационных алгоритмов. Совокупность оптических преобразователей, расположенных по всей площади верхней и нижней поверхностей пластины обеспечивает возможность построения трёхмерных пульсиров.

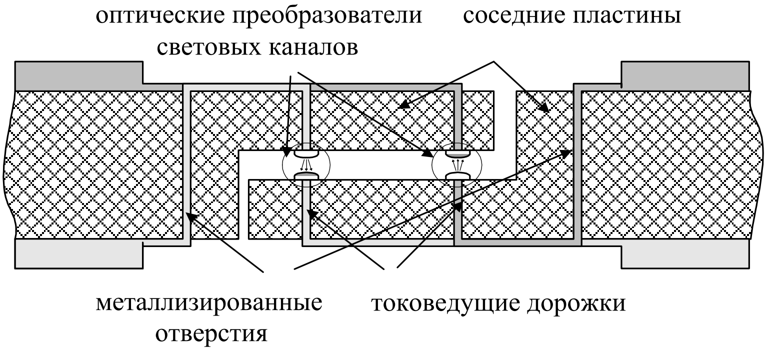


Рисунок 8 – Схема соединения пластин

На рис. 8 показано электрическое соединение двух пластин в одной плоскости между собой. Как видно из рисунка, профиль пластины имеет выступ для сочленения двух пластин и содержит зону размещения оптических преобразователей краевых ячеек обеих поверхностей пластины. Каждый оптический преобразователь соединён с ячейкой токоведущей дорожкой. Пластины размещены таким образом, что обеспечивается точное расположение пар преобразователей оптических каналов друг против друга. Для соединения ячеек с оптическим преобразователем используются токоведущие дорожки, то есть металлизированные отверстия.

Связь между ячейками двух соседних пластин, расположенных в горизонтальной плоскости, обеспечивается токоведущими дорожками, проходящими по поверхности пластины и через неё, а также оптическими преобразователями световых каналов.

Уже отмечалось, что кроме плоских полей можно собирать и трёхмерные конструкции пульсира. Поля пульсира расположены достаточно близко, что обеспечивает коммутацию с помощью световых потоков. Но те же малые расстояния не позволяют хорошо отводить тепло, которое выделяется при работе пластин. Эта проблема стоит особенно остро, когда пульсиры имеют вид куба. При построении куба возможно использование пластин с меньшей плотностью размещения транзисторов на единицу площади.

Создание трёхмерного пульсира, состоящего из пластин, вполне реально, однако оно требует огромных усилий при практическом воплощении проекта. Имея блоки пластин пульсира, состоящих из любого их количества, можно строить вычислительные «объемы». Так, на рис. 9 показан трёхмерный пульсир, состоящий из шестнадцати блоков, каждый из которых содержит шестнадцать пластин. Верхнюю и нижнюю поверхности пластины можно использовать для ввода и вывода информации световыми потоками, что необходимо в вычислительных системах реального времени.

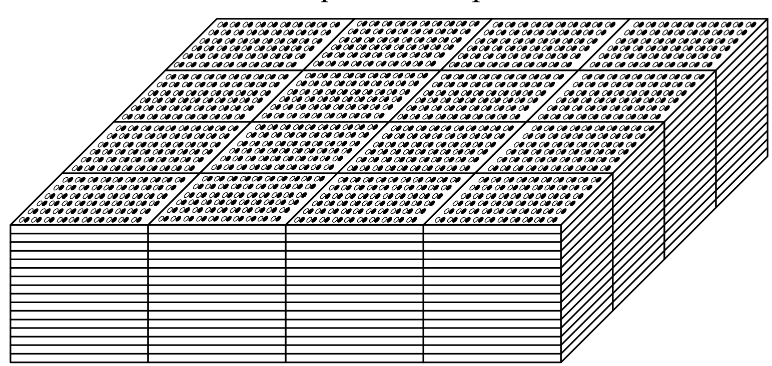


Рисунок 9 – Трёхмерный пульсир

Таким образом, пульсиры обеспечивают создание вычислительной системы в виде трёхмерной структуры. Конструктивным элементом следует считать пластину, на обеих поверхностях которой размещены матрицы ячеек пульсира. Каждая поверхность пластины содержит по всей её площади оптические преобразователи. Создание трёхмерной структуры предполагает наращивание пластин в горизонтальной плоскости, когда соседние пластины соединяются с использованием оптических преобразователей периферийных ячеек, и формирование блоков пластин, в котором пластины расположены друг над другом. При этом связь между ними осуществляется световыми сигналами оптических преобразователей, расположенных на всей площади пластины.

Заключение

Несмотря на гигантские успехи микроэлектроники, добивающейся каждые два-три года двукратного увеличения количества транзисторов в микросхеме, сами размеры микросхемы растут медленно. Сейчас передовые фирмы мира осваивают микросхемы с площадью до 400 мм^2, то есть кристалл имеет размер 20ммх20мм. Дело в том, что тра-

диционный подход к производству микросхем подразумевает стопроцентную годность компонентов микросхемы. Любопытно, что и через десять лет специалисты в области микроэлектроники не ждут заметного увеличения площади интегральных схем. Прогнозируется, что в 2010 г. передовые фирмы смогут выпускать микросхемы площадью 1225 мм^2, то есть сторона квадрата микросхемы составит лишь 35 мм. И это при том, что диаметр полупроводниковой пластины уже сейчас достиг 400 мм. Пессимистические прогнозы вполне объяснимы: просто нет направления в вычислительной технике из разряда «раскрученных», которое было бы готово выйти на пластину.

И всё-таки перейти на пластину можно, если в качестве элемента брать не огромный микропроцессор, а процессор однобитовый, требующий для своей реализации сравнительно небольшой площади. На пластине следует производить однородные среды, точнее, среды нового поколения, которые названы пульсирами и описанию которых посвящена эта статья. Переход микроэлектронного производства от чипов, т.е. кристаллов незначительных размеров, до пластин – полупроводниковых подложек диаметром до 400 мм – это, конечно, революционный этап. И среды готовы к этому скачку принципиальной важности. Пульсиры, по определению – однородные среды, приспособленные к реализации на пластине. Переход на новую элементную базу – ОВС на пластине – по предварительным оценкам позволил бы иметь вычислительные средства с технико-экономическими параметрами, превышающими параметры существующих вычислительных систем не на проценты, а в разы и даже на порядки.

Литература

1. Оптоелектронні комп’ютери / Т.Б. Мартинюк, В.П. Кожемяко, С.В. Павлов, Н.І. Заболотна. – Вінниця, ВДТУ, 1998.
2. Кочерга М.С., Шмойлов В.И. Построение реконфигурируемых вычислительных систем на однородных вычислительных средах // Вестник Южного научного центра РАН. – 2008. – Т. 2, № 2.
3. Шмойлов В.И. Однородные вычислительные среды // Материалы Международной научной молодежной школы «Высокопроизводительные вычислительные систем». – Таганрог: Изд-во ТТИ ЮФУ, 2008. – С.125-152.
4. Кузьо М.Н., Русин Б.П., Шмойлов В.И. // Однородні обчислювальні середовища // Оптико-електронні інформаційно-енергетичні технології. – Вінниця. – 2001. – № 2. – С. 19-37.
5. Русин Б.П., Кузьо М.Н., Шмойлов В.И. Реконфигурируемые высокопроизводительные системы на однородных средах // Автоматика и вычислительная техника. – 2000. – № 3. – С. 72-81.
6. Шмойлов В.И. Архитектура однородных вычислительных сред. – Львов: НТЦ «Интеграл», 1993. – 289 с.
7. Вычислительные системы на однородных средах / В.И. Шмойлов, А.В. Тимченко, М.Н. Кузьо, О.В. Капший. – Львов: Меркатор, 2003. – 174 с.
8. Кузьо М.М., Русин Б.П., Шмойлов В.И. Пульсирующие информационные решётки – новое поколение однородных вычислительных сред // Управляющие системы и машины. – Киев, 2004. – № 2. – С. 23-37.
9. Кузьо М.Н., Русин Б.П., Шмойлов В.И. Пульсирующие информационные решётки // Оптико-електронні інформаційно-енергетичні технології. – Вінниця. – 2001. – № 1. – С. 51-78.
10. Русин Б.П., Кузьо М.Н., Шмойлов В.И. Пульсирующие информационные решётки – новое поколение однородных вычислительных сред // Автоматика и вычислительная техника. – 2002. – № 1. – С. 60-71.
11. Матричные пульсирующие информационные решётки / В.И. Шмойлов, А.И. Адамацкий, Б.П. Русын, М.Н. Кузьо. – Львов: Меркатор, 2003. – 338 с.
12. Проектирование пульсирующих информационных решёток / В.И. Шмойлов, Б.П. Русин, М.Н. Кузьо, О.В. Капший. – Львов: ФМИ НАН Украины, 2000. – 101 с.
13. Библиотека микропрограммных модулей для реализации задач обработки изображений на ОВС / А.В. Василькевич, А.Г. Дмитриев, Б.И. Лехив, В.И. Шмойлов. – Львов: НТЦ «Интеграл», 1991. – 225 с.
14. Библиотека микропрограммных модулей арифметических и логических операций для чисел с фиксированной запятой / Банковский А.Г., Карпа Н. М., Маланина Н.М., Шимкив А. П., Шмойлов В.И. – Львов: НТЦ «Интеграл», 1990. – 246 с.

There are viewed pulsating information lattices with matrix switching (pulsirs). Pulsating information lattices (pulsirs) are homogeneous computing environments of new generation, oriented to silicon wafers with diameter up to 400 mm. Pulsir is a set of bit-processors with close-range interaction. Pulsirs with matrix switching are the second generation pulsirs with extended commutation system which provides data flow commutation between cells placed on both sides of silicon wafer and on different wafers.

Статья поступила в редакцию 22.07.2008.